

# ESP8089

## 技术规格书



版本 3.2  
版权 © 2017

# 关于本手册

本文介绍了 ESP8089 的产品技术规格。文档结构如下：

章	标题	内容
第 1 章	概述	概括介绍 ESP8089 及其特性和应用场景。
第 2 章	管脚定义	ESP8089 的管脚布局和定义。
第 3 章	功能描述	对于 ESP8089 的功能描述。
第 4 章	外设接口	介绍 ESP8089 的外设接口。
第 5 章	电气特性	介绍 ESP8089 的电气特性。
第 6 章	QFN32 封装信息	提供 QFN32 封装信息。
第 7 章	电路原理图	ESP8089 的电路原理图。

## 发布说明

日期	版本	发布说明
2014.12	V1.0	首次发布。
2016.08	V2.0	更新排版格式。
2017.05	V3.0	更新文档结构； 将芯片的输入阻抗 $50\Omega$ 改为输出阻抗 $39+j6\Omega$ 。
2017.05	V3.1	更新第 1 章概述、第 3 章功能描述和第 4 章外设接口； 增加第 2 章管脚定义； 更新图 3-1 ESP8089 功能框图。
2017.06	V3.2	增加章节 5.1； 增加文档变更通知。

## 文档变更通知

用户可通过[乐鑫官网](#)订阅技术文档变更的电子邮件通知。

# 目录

---

1. 概述.....	1
1.1. 特性.....	1
1.2. 应用.....	2
2. 管脚定义.....	3
3. 功能描述.....	5
3.1. 功能框图.....	5
3.2. 超低功耗技术.....	5
3.3. 高度集成.....	6
3.4. 时钟.....	6
3.4.1. 高频时钟.....	6
3.4.2. 外部参考要求.....	6
3.5. 射频.....	7
3.5.1. 高频时钟.....	7
3.5.2. 2.4 GHz 接收器.....	7
3.5.3. 2.4 GHz 发射器.....	8
3.5.4. 时钟生成器.....	8
3.6. 蓝牙共存.....	8
3.7. 电源管理.....	8
4. 外设接口.....	10
4.1. SDIO 主接口.....	10
4.2. 通用输入/输出 (GPIO) 接口.....	11
4.3. 实时时钟.....	11
4.4. 数字 IO 管脚.....	11
5. 电气特性.....	12

5.1. 极限参数.....	12
5.2. 功耗.....	12
5.3. 射频特性.....	13
6. QFN32 封装信息.....	15
7. 电路原理图.....	16



# 1.

# 概述

ESP8089 是一个完整且自成体系的 Wi-Fi 网络解决方案。当 ESP8089 作为 Wi-Fi 适配器时，可以将其与任何微控制器配合，无线网络接入可以实现在配合的任何一种处理器上。网络连接只需通过 SPI/SDIO 接口，简单易行。

ESP8089 可以通过 SPI/SDIO 或存储器映射并行接口直接连接到蜂窝基带和应用处理器。由于 ESP8089 内置的处理和存储功能，它在与主控平台集成时，可以将主控平台的前期开发和运行负荷降至最低。ESP8089 高度片内集成，包括天线开关 balun、电源管理转换器，因此仅需极少的外部电路，且包括前端模块在内的整个解决方案，使用时可以将所占 PCB 空间降到最低。

装有 ESP8089 的系统表现出来的领先特征有：

- 节能 VoIP 在睡眠/唤醒模式之间的快速切换
- 用于低功耗操作的自适应射频偏置
- 前端信号的处理功能
- 故障排除和射频共存特性可消除蜂窝/蓝牙/802.11 干扰

## 1.1. 特性

ESP8089 具有以下特性：

- 802.11 b/g/n
- Wi-Fi Direct (P2P)、Miracast、SoftAP
- 内置 TR 切换、balun、LNA、功率放大器和匹配网络
- 内置 PLL、稳压器和电源管理组件
- 802.11b 模式下 +19 dBm 的输出功率
- 断电漏电流小于 10  $\mu$ A
- SDIO 2.0、SPI、UART
- STBC、1x1 MIMO、2x1 MIMO
- A-MPDU、A-MSDU 的帧聚合和 0.4  $\mu$ s 的保护间隔
- 22 ms 之内唤醒、连接并传递数据包
- 待机功耗小于 1.0 mW (DTIM3)



## 1.2. 应用

ESP8089 适用于以下应用设备：

- 便携式媒体播放器 (PMP)，如 MP3 或 MP4 播放器
- 便携式游戏机
- 数码相机
- 摄像机
- 平板电脑



## 2.

# 管脚定义

管脚布局如图 2-1 所示。

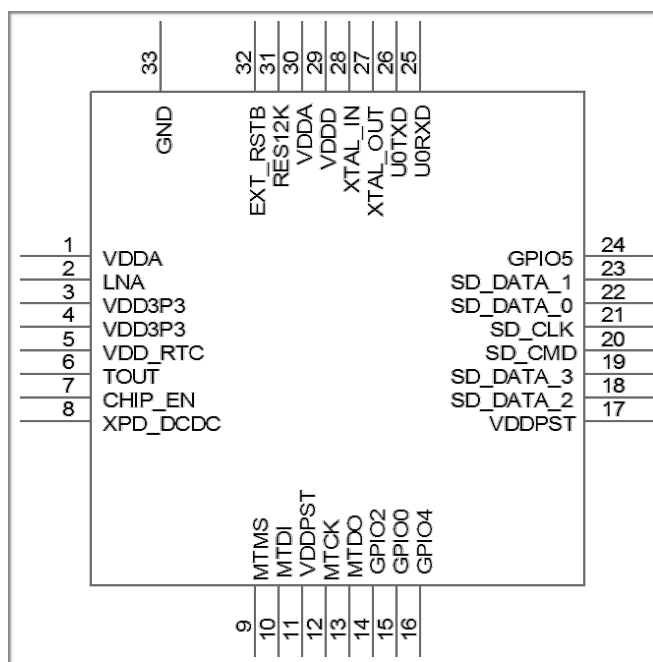


图 2-1. 管脚布局

管脚定义如表 2-1 所示。

表 2-1. 管脚定义

管脚	名称	类型	功能
1	VDDA	P	模拟电源 2.5V ~ 3.6V
2	LNA	I/O	射频天线接口，芯片输出阻抗为 $39+j6 \Omega$ 。建议保留 $\pi$ 型匹配网络对天线进行匹配。
3	VDD3P3	P	功放电源 2.5V ~ 3.6V
4	VDD3P3	P	功放电源 2.5V ~ 3.6V
5	VDD_RTC	P	NC (1.1V)
6	TOUT	I	ADC 端口（注：芯片内部 ADC 端口），可用于检测 VDD3P3 (Pin3, Pin4) 电源电压和 TOUT (Pin6) 的输入电压（二者不可同时使用）。
7	CHIP_PU	I	芯片使能端。 高电平：有效，芯片正常工作；低电平：芯片关闭，电流很小
8	XPD_DCDC	I/O	GPIO16



管脚	名称	类型	功能
9	MTMS	I/O	GPIO14
10	MTDI	I/O	GPIO12
11	VDDPST	P	数字/IO 电源 (1.8V ~ 3.3V)
12	MTCK	I/O	GPIO13
13	MTDO	I/O	GPIO15
14	GPIO2	I/O	GPIO2
15	GPIO0	I/O	GPIO0
16	GPIO4	I/O	GPIO4
17	VDDPST	P	数字/IO 电源 (1.8V ~ 3.3V)
18	SDIO_DATA_2	I/O	SDIO
19	SDIO_DATA_3	I/O	SDIO
20	SDIO_CMD	I/O	SDIO
21	SDIO_CLK	I/O	SDIO
22	SDIO_DATA_0	I/O	SDIO
23	SDIO_DATA_1	I/O	SDIO
24	GPIO5	I/O	GPIO5
25	U0RXD	I/O	UART
26	U0TXD	I/O	UART
27	XTAL_OUT	I/O	连接晶振输出端, 也可用于提供 BT 的时钟输入
28	XTAL_IN	I/O	连接晶振输入端
29	VDDD	P	模拟电源 2.5V ~ 3.6V
30	VDDA	P	模拟电源 2.5V ~ 3.6V
31	RES12K	I	串联 12 kΩ 电阻到地
32	EXT_RSTB	I	外部重置信号 (低电平有效)





## 3.

# 功能描述

### 3.1. 功能框图

ESP8089 的功能框图如图 3-1 所示。

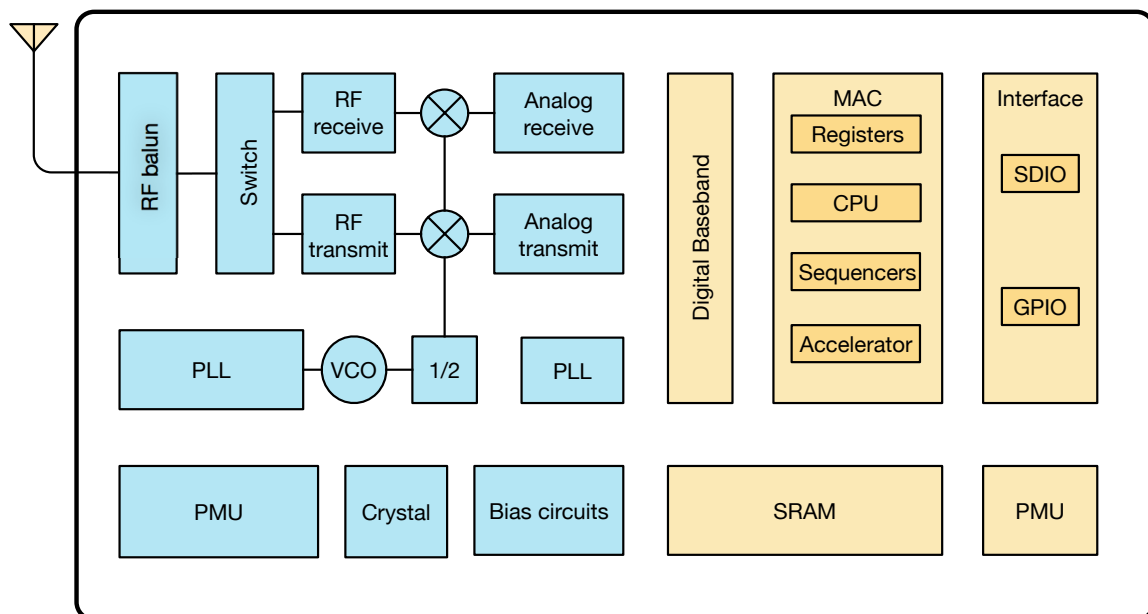


图 3-1. ESP8089 功能框图

### 3.2. 超低功耗技术

ESP8089 集成了几项专利技术，实现了超低功耗的节能架构。ESP8089 的超低功耗模式有两种：激活模式和睡眠模式。

ESP8089 采用先进的电源管理技术和逻辑系统，调低非必需功能的功耗，调控睡眠模式与工作模式之间的转换，在睡眠模式下，其消耗的电流小于 12  $\mu$ A，处于连接状态时，功耗少于 1.0 mW (DTIM=3) 或 0.5 mW (DTIM=10)。

睡眠模式下，只有基准 RTC 时钟和看门狗计时器处于工作状态。可以通过编程使实时时钟在任何特定的时间间隔唤醒 ESP8089。

通过编程，ESP8089 可以在检测到某种特定情况时自动唤醒。ESP8089 在最短时间内自动唤醒，这一特征可以应用到移动设备的 SoC 上，这样 SoC 在开启 Wi-Fi 之前均处于低功耗待机状态。



### 3.3. 高度集成

ESP8089 集成了板上最关键的部件，其中包括电源管理组件、TR 开关、射频 balun、峰值为 +23 dBm 的大功率 PA，因此，ESP8089 既保证了 BOM 的成本最低，又便于被嵌入任何系统。

ESP8089 仅有的外部 BOM 是电阻器、电容器和晶振。可能需要增加 SAW 滤波器，能与手机兼容。

### 3.4. 时钟

#### 3.4.1. 高频时钟

ESP8089 基于内部振荡器和外部晶振生成高频时钟，该时钟用于驱动 Tx、Rx 混频器；晶振频率在 26 MHz 到 52 MHz 之间。

尽管振荡器内部校准功能能够确保大部分的晶振满足使用要求，但是晶振的质量仍然是影响相位噪声和 Wi-Fi 灵敏度的重要因素。当使用的晶振频偏太大或质量有问题时，Wi-Fi 系统的最大数据处理能力和灵敏度就会降低。请参照下表来测量频偏。

表 3-1. 高频时钟

变量	符号	最小值	最大值	单位
频率	$F_{XO}$	26	52	MHz
加载电容	$C_L$	-	32	pF
动态电容	$C_M$	2	5	pF
串联电阻	$R_S$	0	65	$\Omega$
频偏容限	$\Delta F_{XO}$	-15	15	ppm
频率 vs. 温度 (-25°C ~ 75°C)	$\Delta F_{XO, Temp}$	-15	15	ppm

#### 3.4.2. 外部参考要求

外部时钟的频率在 26 MHz 到 52 MHz 之间。为了使射频接收器良好运作，时钟必须具备以下特点：

表 3-2. 外部参考要求

变量	符号	最小值	最大值	单位
时钟振幅	$V_{XO}$	0.2	1	V <sub>pp</sub>
外部时钟精度	$\Delta F_{XO, EXT}$	-15	15	ppm



变量	符号	最小值	最大值	单位
相位噪声@1 kHz 偏移, 40 MHz 时钟	-	-	-120	dBc/Hz
相位噪声@10 kHz 偏移, 40 MHz 时钟	-	-	-130	dBc/Hz
相位噪声@100 kHz 偏移, 40 MHz 时钟	-	-	-138	dBc/Hz

## 3.5. 射频

ESP8089 射频接收器主要包含以下模块：

- 2.4 GHz 接收器
- 2.4 GHz 传送器
- 高速时钟生成器和晶振器
- 实时时钟
- 偏压和稳压器
- 电源管理

### 3.5.1. 高频时钟

根据 IEEE 802.11 b/g/n 标准，射频收发器支持以下频道：

表 3-3. 高频时钟

频道编号	频率 (MHz)	频道编号	频率 (MHz)
1	2412	8	2447
2	2417	9	2452
3	2422	10	2457
4	2427	11	2462
5	2432	12	2467
6	2437	13	2472
7	2442	14	2484

### 3.5.2. 2.4 GHz 接收器

2.4 GHz 接收器把射频信号下变频，变成正交基带信号，用 2 个高精度的高速 ADC 将后者转为数字信号。为了适应不同的信号频道，射频接收器集成了射频滤波器、自动增益控制 (AGC)、DC 偏置补偿电路和基带滤波器。



### 3.5.3. 2.4 GHz 发射器

2.4 GHz 发射器将正交基带信号上变频到 2.4 GHz，使用大功率 CMOS 功率放大器驱动天线。数字校准的使用进一步地改善了功率放大器的线性，从而在 802.11 b 传输中达到 +20.5 dBm 的平均功率，在 802.11 n 传输中达到 +16 dBm 的平均功率，功能超强。

为抵消射频接收器的瑕疵，还另增了校准措施，例如：

- 载波泄露
- I/Q 相位匹配
- 基带非线性

这样便减少了生产测试所需的时间和设备。

### 3.5.4. 时钟生成器

时钟生成器为接收器和发射器生成 2.4 GHz 时钟信号，其所有部件均集成于芯片上，包括：

- 电感器
- 变容二极管
- 闭环滤波器

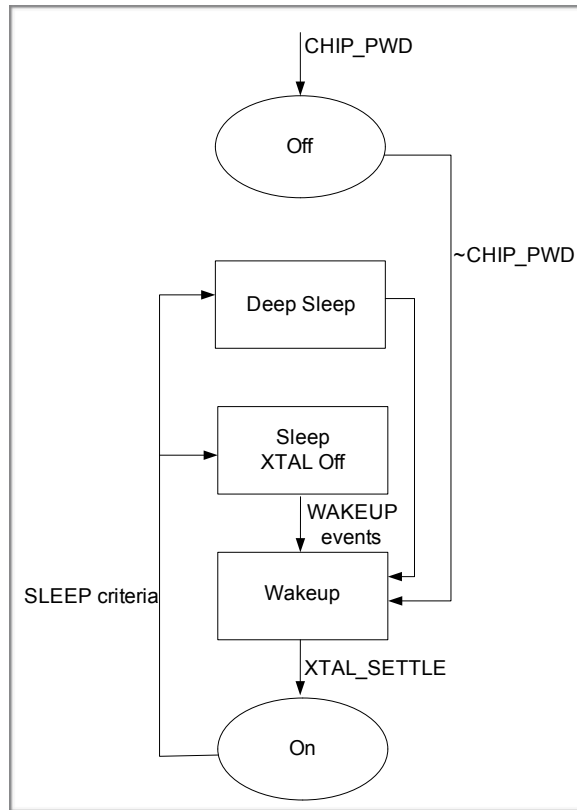
时钟生成器含有内置校准电路和自测电路。正交时钟相位和相位噪声通过自主知识产权的校准算法在芯片上进行优化，可确保接收器和发射器达到最佳性能。

## 3.6. 蓝牙共存

ESP8089 预先分配了特定管脚给蓝牙/Wi-Fi 共存和蓝牙时钟请求信号，用于两个系统之间的通信仲裁。这个控制系统集成在固件中，且支持不同的标准或自主共存协议。

## 3.7. 电源管理

芯片可以调成以下状态：



- 关闭 (OFF): CHIP\_PD 管脚处于低功率状态。RTC 失效。所有寄存器被清空。
- 深度睡眠 (DEEP\_SLEEP): RTC 运行，芯片的其他部分关闭。RTC 内部 recovery memory 可保存基本的 Wi-Fi 连接信息。
- 睡眠 (SLEEP): 只有 RTC 在运行，晶振器关闭。任何部位唤醒 (MAC、主机、RTC 计时器、外部中断) 将使唤醒整个芯片。
- 唤醒 (WAKEUP): 在这种状态下，系统从睡眠状态下转为启动 (PWR) 状态。晶振器和 PLL 均转为使能状态。
- 开启状态 (ON): 高速时钟可以运行，并发送至各个被时钟控制寄存器使能的模块。各个模块，包括 CPU 在内，执行较低电平的时钟门控。系统运作时，可以通过 WAITI 指令关闭 CPU 内部时钟。



# 4.

# 外设接口

## 4.1. SDIO 主接口

ESP8089 的 IO 管脚能在以下模式中运行：

- 4 位 25 MHz SDIO v1.1
- 4 位 50 MHz SDIO v2.0
- SPI 模式

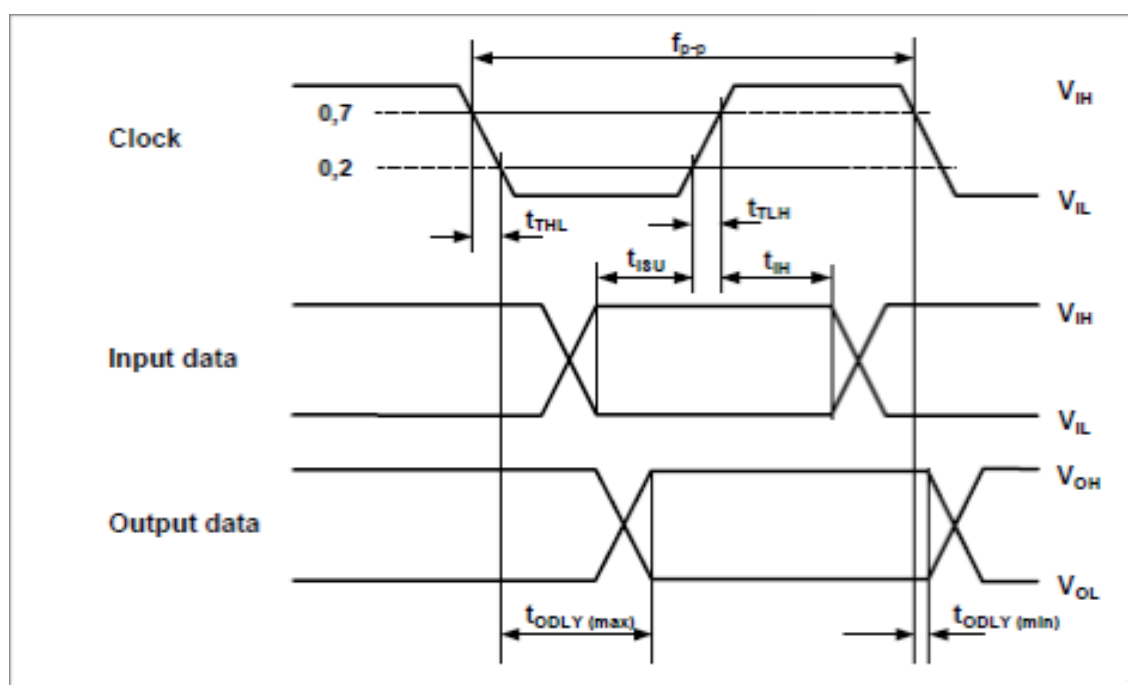


图 4-1. SDIO 时序图

表 4-1. SDIO 时序特征

变量	符号	最小值	最大值	单位
输入设置时间	$t_{ISU}$	6	-	ns
输入保持时间	$t_{IH}$	2.5	-	ns
时钟下降时间	$t_{THL}$	-	3	ns
时钟上升时间	$t_{TLH}$	-	3	ns
输出延迟时间	$t_{DLY}$	2	12	ns
时钟频率	$f_{SDIO}$	-	50	MHz



## 4.2. 通用输入/输出 (GPIO) 接口

ESP8089 共有 16 个 GPIO 管脚，固件可以给它们分配不同的功能。每个 GPIO 都可以配置内部上拉/下拉电阻、可供软件寄存器取样的输入、引发边缘或电平 CPU 中断的输入、引发电平唤醒中断的输入、开漏或互补推挽输出驱动、软件寄存器的输出源或 sigma-delta PWM DAC。

这些管脚复用作其它功能，如主接口、UART、SI、蓝牙共存等等。

## 4.3. 实时时钟

存在 32.768 kHz LFC 时钟的时候，可以将它与 EXT\_LFC 连接起来。如果这个管脚上没有时钟，那么就使用内部 LFC。当存在 EXT\_LFC 的时候，可以通过复用管脚 (strapping pin) 筛选 LFC 源、内部 LFC 或 EXT\_LFC。

## 4.4. 数字 IO 管脚

数字 IO 管脚是双向、三态的。它包括输入和输出的三态控制缓冲器。此外，对于低功耗的运算，IO 还能被设定为保持状态。比如说，当芯片断电，所有输出使能信号可以被设定为保持低功耗状态。

选配的保持功能可以按需配置到 IO 中。当 IO 不由内外部电路驱动时，保持功能可以被配置为保持上次状态。

保持功能会给管脚引入一些正反馈。因此，管脚的外部驱动必须强于正反馈。然而，所需驱动力仍然很小，在 5  $\mu$ A 之内。

所有的数字 IO 管脚都要在引脚和地之间加一个过压保护电路 (snap back circuit)。通常回跳 (snap back) 电压大概是 6V，而维持电压是 5.8V。这就可以避免电压过高和产生 ESD。输出设备也受到二极管保护，避免反向电压损害。



# 5.

# 电气特性

## 5.1. 极限参数

表 5-1. 极限参数

变量	符号	最小值	最大值	单位
输入低电压	$V_{IL}$	-0.3	$0.25 \times V_{IO}$	V
输入高电压	$V_{IH}$	$0.75 \times V_{IO}$	3.3	V
输入漏电流	$I_{IL}$	-	50	nA
输出低电压	$V_{OL}$	-	$0.1 \times V_{IO}$	V
输出高电压	$V_{OH}$	$0.8 \times V_{IO}$	-	V
输入管脚电容	$C_{pad}$	-	2	pF
VDDIO	$V_{IO}$	1.8	3.3	V
最大驱动能力	$I_{MAX}$	-	12	mA
工作温度	$T_{amb}$	-40	125	°C
存储温度	$T_{STR}$	-40	150	°C

## 5.2. 功耗

下列功耗数据是基于 3.3V 的电源、25°C 的周围温度，并使用内部稳压器测得。

1. 所有测量均在没有 SAW 滤波器的情况下，于天线接口处完成。
2. 所有发射数据是基于 99% 的占空比，在持续发射的模式下测得的。

表 5-2. 功耗

模式	最小值	典型值	最大值	单位
发射 802.11 b, DSSS 1 Mbps, POUT=+19.5 dBm	-	215	-	mA
发射 802.11 b, CCK 11 Mbps, POUT=+18.5 dBm	-	197	-	mA
发射 802.11 g, OFDM 54 Mbps, POUT =+16 dBm	-	145	-	mA
发射 802.11 n, MCS 7, POUT =+14 dBm	-	135	-	mA
接收 802.11 b, 包长 1024 字节, -80 dBm	-	60	-	mA





模式	最小值	典型值	最大值	单位
接收 802.11 g, 包长 1024 字节, -70 dBm	-	60	-	mA
接收 802.11 n, 包长 1024 字节, -65 dBm	-	62	-	mA
系统待机模式	-	0.9	-	mA
深度睡眠	-	10	-	$\mu$ A
节能模式 DTIM 1	-	1.2	-	mA
节能模式 DTIM 3	-	0.86	-	mA
关机	-	0.5	-	$\mu$ A

### 5.3. 射频特性

以下数据是在室内温度下，电压为 3.3V 和 1.1V 时分别测得。

表 5-3. 射频特性

描述	最小值	典型值	最大值	单位
输入频率	2412	-	2484	MHz
输出电阻	-	39+j6	-	$\Omega$
输入反射	-	-	-10	dB
72.2 Mbps下, PA 的输出功率	14	15	16	dBm
11b 模式下, PA 的输出功率	17.5	18.5	19.5	dBm
<b>灵敏度</b>				
DSSS, 1 Mbps	-	-98	-	dBm
CCK, 11 Mbps	-	-91	-	dBm
6 Mbps (1/2 BPSK)	-	-93	-	dBm
54 Mbps (3/4 64-QAM)	-	-75	-	dBm
HT20, MCS 7 (65 Mbps, 72.2 Mbps)	-	-71	-	dBm
<b>邻频抑制</b>				
OFDM, 6 Mbps	-	37	-	dB
OFDM, 54 Mbps	-	21	-	dB
HT20, MCS 0	-	37	-	dB
HT20, MCS 7	-	20	-	dB

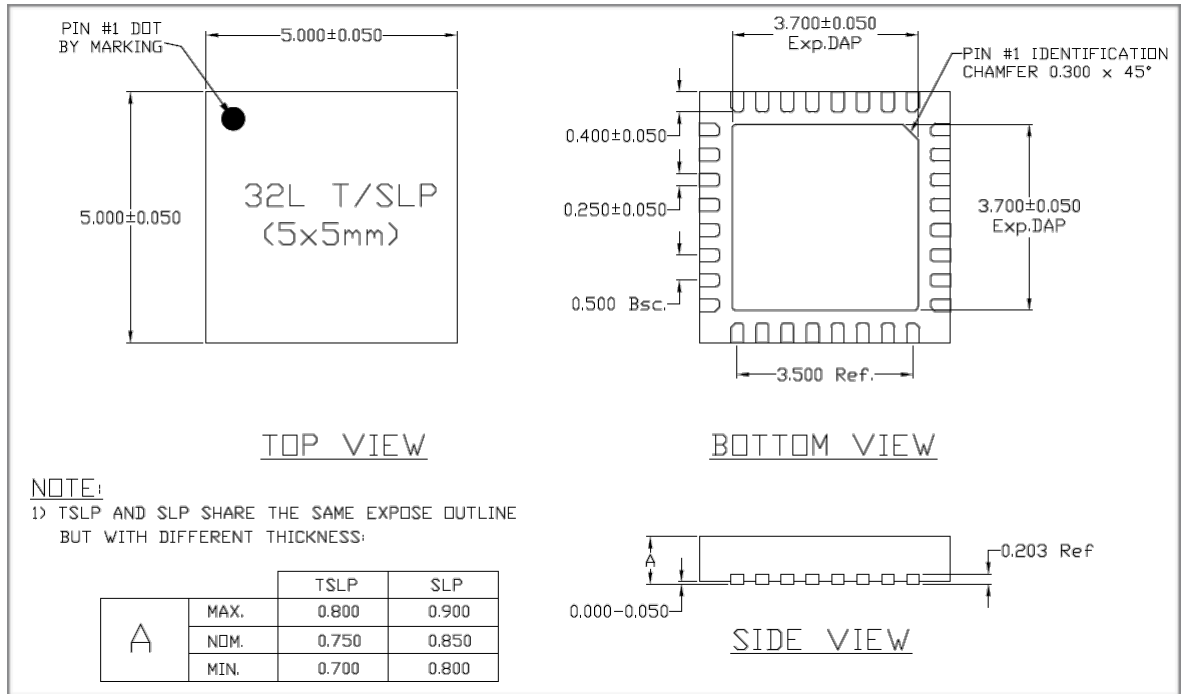


描述	最小值	典型值	最大值	单位
<b>计时</b>				
晶振启动时间	-	500	-	μs
基带 PLL 启动时间	-	100	-	μs
RF PLL 启动时间	-	200	-	μs
Rx RF 启动时间	-	2	-	μs
Tx RF 启动时间	-	2	-	μs



# 6.

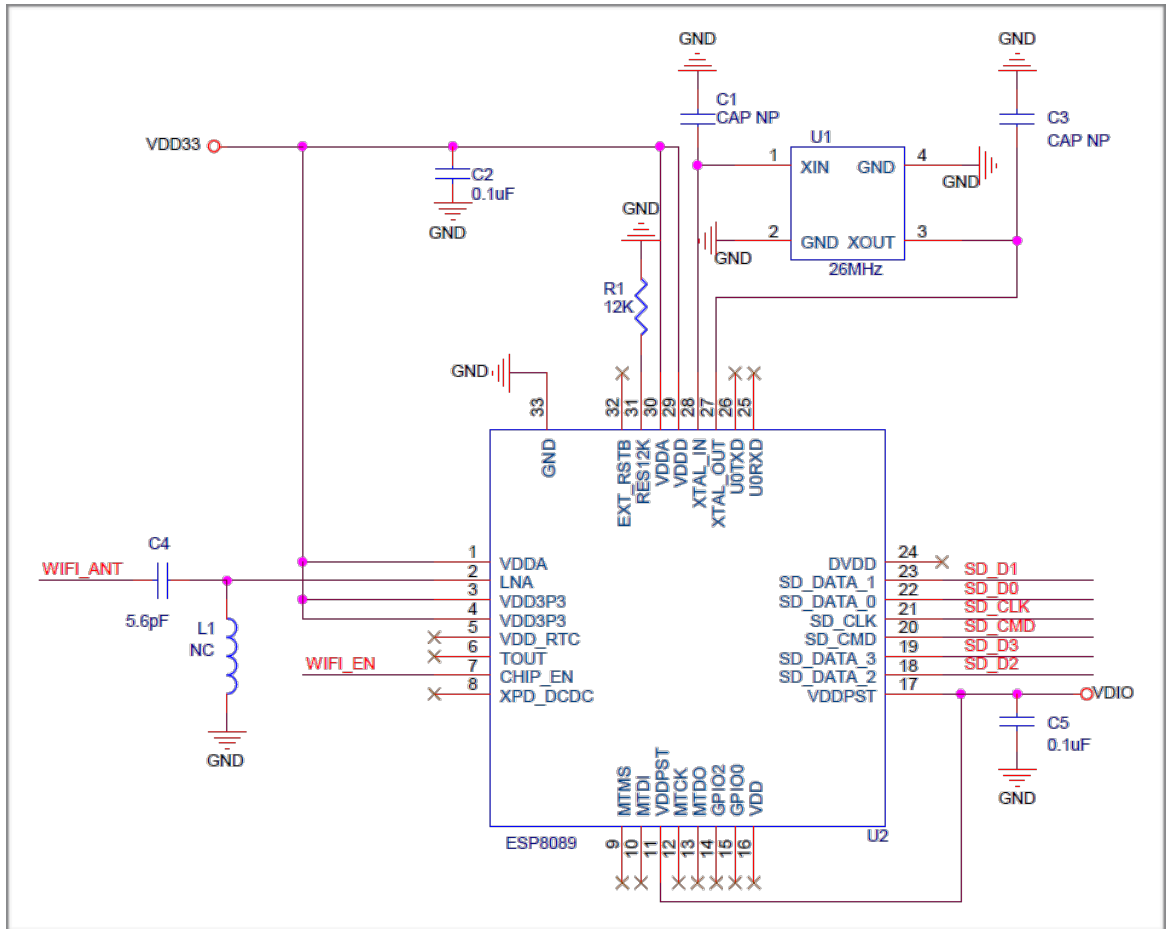
# QFN32 封装信息





# 7.

# 电路原理图





乐鑫 IoT 团队  
[www.espressif.com](http://www.espressif.com)

#### 免责声明和版权公告

本文中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归© 2017 乐鑫所有。保留所有权利。